

## No title available

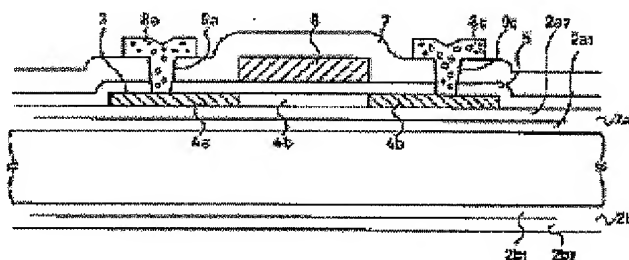
**Patent number:** JP5341317  
**Publication date:** 1993-12-24  
**Inventor:** SHIMADA NAOYUKI; YAMASHITA TOSHIHIRO;  
MATSUSHIMA YASUHIRO; KUBO MASUMI; TAKATO  
YUTAKA  
**Applicant:** SHARP KK  
**Classification:**  
**- international:** *G02F1/133; G02F1/1333; G02F1/136; G02F1/1368;  
H01L27/12; H01L29/78; H01L29/786; G02F1/13;  
H01L27/12; H01L29/66; (IPC1-7): G02F1/136;  
G02F1/133; G02F1/1333; H01L27/12; H01L29/784*  
**- european:**  
**Application number:** JP19920150937 19920610  
**Priority number(s):** JP19920150937 19920610

[Report a data error here](#)

### Abstract of JP5341317

**PURPOSE:**To prevent the deterioration in characteristics and degradation in reliability in the stage for production of the active matrix substrate by forming protective films prior to the formation of substrate elements, such as switching elements, wirings and pixel electrodes, on a line glass substrate.

**CONSTITUTION:**The protective film 2a is formed on the soda glass substrate which is a base, over the entire surface of this soda glass substrate. The protective film 2b is formed also on the surface of the substrate on the side opposite from the surface formed with this protective film 2a. The protective films 2a, 2b are formed before the substrate elements, such as switching elements, wirings and pixel electrodes, are formed on the soda line glass substrate. Since the protective films 2a, 2b are previously formed on both surfaces of the soda line glass substrate, the elution of the ion impurities from the soda line glass substrate is prevented even in the case of formation of the switching elements on the one surface of the soda line glass substrate. Then, the contamination of the substrate elements and the circumference is prevented.



**Family list****1** family member for: **JP5341317**

Derived from 1 application

**1 No title available****Inventor:** SHIMADA NAOYUKI; YAMASHITA  
TOSHIHIRO; (+3)**Applicant:** SHARP KK**EC:****IPC:** G02F1/133; G02F1/1333; G02F1/136 (+1**Publication info:** JP5341317 A - 1993-12-24Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-341317

(43) 公開日 平成5年(1993)12月24日

(51) Int. Cl. <sup>5</sup>	識別記号	F I
G02F 1/136	500	9018-2K
1/133	550	7408-2K
1/1333		9225-2K
	500	9225-2K
		9056-4M
		H01L 29/78
		311 A
	審査請求 未請求	請求項の数 4 (全 5 頁) 最終頁に続く

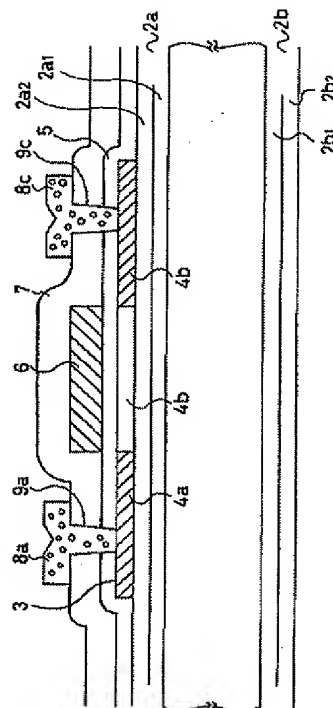
(21) 出願番号	特願平4-150937	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成4年(1992)6月10日	(72) 発明者	島田 尚幸 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72) 発明者	山下 俊弘 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(72) 発明者	松島 康浩 大阪府大阪市阿倍野区長池町22番22号 シ ャープ株式会社内
		(74) 代理人	弁理士 山本 秀策
			最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板の製造法

(57) 【要約】

【目的】 ガラス基板から溶出するイオン不純物による汚染を防止して、得られるアクティブマトリクス基板の特性の劣化、信頼性の低下を防止する。

【構成】 ガラス基板1の両面に保護膜2a、2bを形成し、その後に、ガラス基板1の一方の面の保護膜2aの上にTFTを形成する。



## 【特許請求の範囲】

【請求項1】ソーダガラスの基板の上にマトリクス状にスイッチング素子が配置されたアクティブマトリクス基板であって、該ガラス基板の両面に保護膜を形成する工程と、一方の保護膜上に該スイッチング素子を形成する工程とを包括するアクティブマトリクス基板の製造方法において、該保護膜の形成を、該ガラス基板に該スイッチング素子や配線、絵素電極等の基板要素を形成する前に行うことを特徴とするアクティブマトリクス基板の製造法。

【請求項2】前記スイッチング素子が薄膜トランジスタであり、その半導体層が多結晶シリコンであることを特徴とする、請求項1に記載のアクティブマトリクス基板の製造法。

【請求項3】前記保護膜は前記ガラス基板上に設けられた1000Å以上、2000Å以下のシリコン窒化膜と、該シリコン窒化膜の上に設けられたシリコン酸化膜とによって構成されている、請求項1に記載のアクティブマトリクス基板の製造法。

【請求項4】前記ガラス基板は高融点の結晶化ガラス、または高歪点のホウケイ酸あるいはアルミホウケイ酸ガラスのいずれかであることを特徴とする請求項1に記載のアクティブマトリクス基板の製造法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は液晶表示装置などの表示装置を構成するアクティブマトリクス基板の製造法に関する。

## 【0002】

【従来の技術】液晶表示装置では透明絶縁製基板上にTFT等のスイッチング素子が配置され、各スイッチング素子によって絵素電極を駆動するアクティブマトリクス基板が多用されている。このようなアクティブマトリクス基板の透明絶縁性基板としては、ソーダガラス（以下単にガラスと略称する）の基板および石英基板が利用されている。

【0003】石英はその分子構造がSiO<sub>2</sub>（シリカ）だけであるのに対し、ガラス基板はSiO<sub>2</sub>（シリカ）以外にもイオンを含んでいる。このため、ガラス基板ではスイッチング素子の形成時等に、イオンが溶出し、スイッチング素子そのものも汚染する恐れがある。

【0004】これに対し、イオンを含んでいない石英基板ではこのような恐れがなく、ガラス基板を用いた場合に比べ、製作されるアクティブマトリクス基板は高性能化でき、しかも高信頼性を有している。

【0005】しかしながら、石英基板はガラス基板に比べて単位面積当りの基板の価格そのものが高いく、また大面積の基板を作ることが難しいため一基板上に作製できるアクティブマトリクス基板の数が限られることから、高精細な表示装置を製造することが容易でない。そ

の結果、製造コストがかかり、ガラス基板を用いた場合よりも完成品の価格が高つくという大きな短所がある。

【0006】この高価格という大きな短所のため、石英基板を用いた液晶装置が高性能であって、高信頼性を有するにもかかわらず、単位面積当りの基板価格が低く、基板の大面積化も容易なガラス基板が多用されている。

【0007】ガラス基板を用いたアクティブマトリクス基板の一例を図2に示す。

10 【0008】このアクティブマトリクス基板は、スイッチング素子としてTFTが使用されており、図2はTFTの断面を示している。

【0009】ガラス基板11の上にはこのガラス基板11の全面にわたって保護膜12が形成されており、この保護膜12の上の各TFT14が形成される部分にはシリコン薄膜13が形成されている。

【0010】このシリコン薄膜13を覆う形でガラス基板11の全面にはゲート絶縁膜15が形成されており、このゲート絶縁膜15の上におけるシリコン薄膜13の中央部に対応する部分にはゲート電極16が形成されている。このような構成によってシリコン薄膜13の一方の測がソース電極14aとして機能し、他方の側がドレイン電極14cとして機能するTFT14が得られる。

【0011】上記ゲート電極16を覆う形でゲート絶縁膜15の全面にわたって層間絶縁膜17が形成されている。

【0012】この層間絶縁膜17およびゲート絶縁膜15を貫通してコンタクトホール19aと19cが形成されている。一方のコンタクトホール19aを通じて金属配線18aがシリコン薄膜13のソース電極部14aに、もう一方のコンタクトホール19cを通じて金属配線18cがシリコン薄膜13のドレイン電極部14cに接続されている。

【0013】さて、上述したように、基板材にガラスを用いた場合には、ガラス内のイオン不純物が溶出して、基板上の配線やスイッチング素子を汚染するという問題があった。これを防止するため、図2の断面構成に示してあるように、シリコン薄膜13とガラス基板11の間に保護膜12を設けて、ガラス基板11からシリコン薄膜13側へのイオン不純物の溶出を押さえようというものであるが、その原理は以下の様である。

【0014】このような構成のTFTが設けられたアクティブマトリクス基板では、ガラス基板11上に設けられる保護膜12として、通常のCVD法に依って形成されたシリコン酸化膜やシリコン窒化膜が用いられるが、これらはガラス基板に比べて不純物濃度が低い。

【0015】よって、ガラス基板11からのイオン不純物の溶出による拡散は保護膜12を間に設けることによって低く抑えられる。

【0016】

【発明が解決しようとする課題】しかしながら、このようなアクティブマトリクス基板では、ガラス基板11における一方の面にのみ保護膜12が形成されており、ガラス基板の他方の面には何の処理も施されていない。それ故、例えばTFTを形成する際のレジスト剥離等の洗浄工程、あるいはCVD、アニール等の高温処理を伴う工程において、ガラス基板中に含まれるイオン不純物が、保護膜が施されていない側の面より洗浄溶液中に溶出してこの洗浄液を汚染し、この汚染された洗浄溶液がTFTや製作装置を汚染するという問題がある。

【0017】特にTFTの半導体層にシリコンを用いるに際して、結晶性が高くトランジスタの移動度の大きい多結晶シリコンを用いると、アモルファスシリコンを用いた場合に比べ、上記の汚染の影響が大きい。

【0018】本発明はこのような従来技術の課題を解決するものであり、ガラス基板から溶出するイオン不純物による汚染を防止して、アクティブマトリクス基板の製作工程における特性の劣化、信頼性の低下を防止し得るアクティブマトリクス基板を提供することを目的とする。

【0019】

【課題を解決するための手段】本発明のアクティブマトリクス基板の製造法は、ソーダガラスの基板の上にマトリクス状にスイッチング素子が配置されたアクティブマトリクス基板において、該ガラス基板の両面に保護膜を形成する工程と、一方の保護膜上に該スイッチング素子を形成する工程とを包括するアクティブマトリクス基板の製造方法において、該保護膜の形成を、該ガラス基板に該スイッチング素子や配線、絵素電極等の基板要素を形成する前に行うことによって上記目的が達成される。

【0020】

【作用】本発明によれば、ソーダガラス基板の両面に予め保護膜が形成されている為、該ガラス基板の一面にスイッチング素子を形成する場合にも、ガラス基板からのイオン不純物が溶出することが防止される。

【0021】

【実施例】以下、本発明の実施例を説明する。

【0022】本実施例のアクティブマトリクス基板は、絵素電極がマトリクス状に配列されており、各絵素電極にスイッチング素子としてのTFTが使用されている。

【0023】図1はアクティブマトリクス基板に設けられたTFTの断面である。

【0024】ベースとなるガラス基板1の上にはこのガラス基板1の全面にわたって保護膜2aが形成されている。この保護膜2aはガラス基板1の上に形成されているシリコン窒化膜2a1とその上に形成されているシリコン酸化膜2a2の二層で構成されている。

【0025】また、この保護膜2aが形成されているのとは反対側の基板1の面にも保護膜2bが形成されており、この保護膜2bも基板1の上に形成されているシリ

コン窒化膜2b1とその上に形成されているシリコン酸化膜2b2の二層で構成されている。

【0026】上記保護膜2aの上のTFT14が形成される部分にはシリコン薄膜3が形成されている。

【0027】このシリコン薄膜3を覆う形でガラス基板1の全面にはゲート絶縁膜5が形成されており、このゲート絶縁膜5の上におけるシリコン薄膜3の中央部に対応する部分にはゲート電極6が形成されている。

【0028】このような構成によって、シリコン薄膜3の一方の側がソース電極4aとして機能し、他方の側がドレイン電極4cとして機能するTFT4が得られる。

【0029】上記ゲート電極6を覆う形でゲート絶縁膜5の全面にわたって層間絶縁膜7が形成されている。

【0030】この層間絶縁膜7およびゲート絶縁膜5を貫通してコンタクトホール9aと9cが形成されている。一方のコンタクトホール9aを通じて金属配線8aがシリコン薄膜3のソース電極部4aに、もう一方のコンタクトホール9cを通じて金属配線8cがシリコン薄膜3のドレイン電極部4cに接続されている。

【0031】次に、このアクティブマトリクス基板の作製手順を図1に基づいて述べる。

【0032】本実施例では、ガラス基板に歪点が600℃に近いガラスとしてコーニング社製1733あるいは1734を用いた。これ以外にも歪点が600℃に近いガラスとして、例えば、HOYA製NA-45、クリストロン、旭硝子製AN等を用いることもできる。

【0033】このガラス基板1の両面に保護膜2a、2bをCVD法によって形成する。

【0034】保護膜2aは二層で形成するが、その一方の層のシリコン窒化膜2a1の厚みは500オングストローム、他方の層のシリコン酸化膜2a2の厚みは2000オングストロームとする。

【0035】同様に保護膜2bも二層で形成するが、その一方の層のシリコン窒化膜2b1の厚みは500オングストローム、他方の層のシリコン酸化膜2b2の厚みは2000オングストロームとする。

【0036】シリコン窒化膜とシリコン酸化膜の二層構造にしたのは、単層のシリコン酸化膜とした場合よりも不純物の遮断効果が大きいからである。

【0037】またシリコン窒化膜の厚みを500オングストロームとしたのは、シリコン窒化膜は厚みが大きすぎると基板が反るなどの問題があることから2000オングストローム以下の厚みが望ましく、また不純物遮断効果をだすためには100オングストローム以上の厚みを必要とするからである。

【0038】この両保護膜2a、2bの形成後、この両保護膜2a、2bの表面のイオン等の不純物除去のため、硫酸やフッ酸等でこれを洗浄する。

【0039】続いて、一方の保護膜2aの上にTFTのシリコン薄膜3を形成する。

【0040】この時、一方の保護膜2aによってTFTのシリコン薄膜3へのガラス基板1からのイオン不純物の溶出が防止されるとともに、他方の保護膜2bによっては製作工程中の洗浄液や製作装置へのガラス基板1からのイオン不純物の溶出が防止される。

【0041】シリコン薄膜3の形成の後、必要に応じてアニール等による結晶性改善処理を施し、さらにこのシリコン薄膜3の上にシリコン酸化膜によってゲート絶縁膜5を形成する。さらにこの上に、不純物をドーピングした多結晶シリコン膜によってゲート電極6を形成す

る。

【0042】次に、このゲート電極6の上に、基板全面を覆う形で層間絶縁膜7を形成する。

【0043】最後に、TFTのソース電極部4a、ドレイン電極部4cのそれぞれに到達するコンタクトホール9a、9cを二つのゲート絶縁膜5、層間絶縁膜7を貫通して形成し、ここにAl等の低抵抗金属によって配線8a、8cを形成する。

【0044】これにより、特性、信頼性に優れたアクティブマトリクス基板が得られる。

【0045】

【発明の効果】以上詳述したように、本発明によれば、ガラス基板からのイオン不純物の溶出が防止されるの

で、ガラス基板上に形成される配線やスイッチング素子等の基板要素および周囲の汚染が防止され、特性、信頼性にすぐれたアクティブマトリクス基板が得られる。

【図面の簡単な説明】

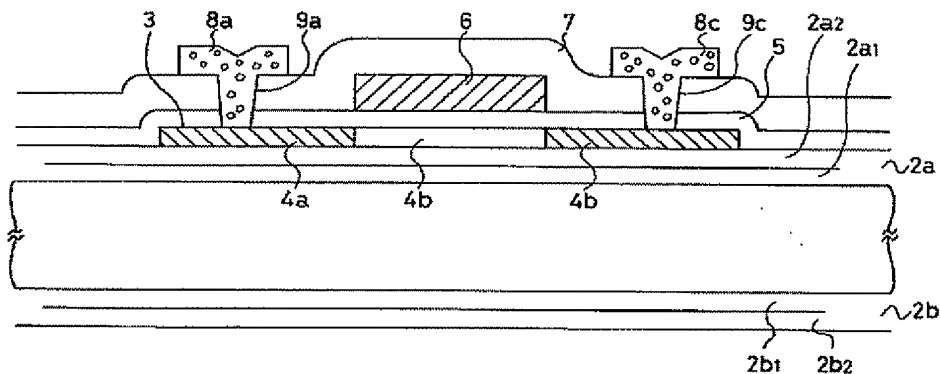
【図1】本実施例におけるアクティブマトリクス基板の断面図。

【図2】従来例におけるアクティブマトリクス基板の断面図。

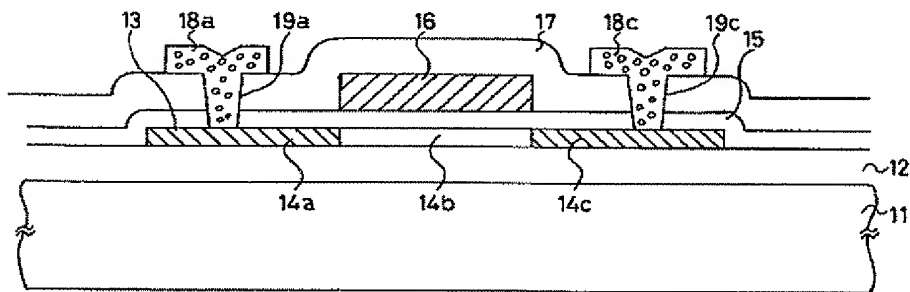
【符号の説明】

1、11	ガラス基板
2a、2b、12	保護膜
2a1、2b1	シリコン窒化膜（保護膜）
2a2、2b2	シリコン酸化膜（保護膜）
3、13	TFTのシリコン薄膜
4a、14a	TFTのソース電極部
4b、14b	TFTの半導体部
4c、14c	TFTのドレイン電極部
5、15	ゲート絶縁膜
6、16	ゲート電極
7、17	層間絶縁膜
8a、8c、18a、18c	金属配線
9a、9c、19a、19c	コンタクトホール

【図1】



【図2】



フロントページの続き

(51) Int. Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 27/12 29/784		A		

(72) 発明者 久保 真澄  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72) 発明者 ▲高▼藤 裕  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内